

平成 26 年度 知能機械情報学専攻

大学院博士課程入学試験問題

「知能機械情報学（科目）」

試験日時：平成 25 年 8 月 19 日（月） 14:00 ~ 16:00

注意事項

1. 試験開始の合図があるまで、この問題冊子を開かないこと。
2. 問題は 3 題出題されている。問題 1（必答問題）は必ず解答し、問題 2 A および問題 2 B（選択問題）から 1 題を選択して解答すること。
3. 問題の解釈に複数の可能性が考えられる場合は、適宜言葉の定義や条件などを付加して解答してよい。
4. 問題冊子に落丁、乱丁、あるいは印刷不鮮明な箇所があれば申し出ること。
5. 答案用紙は 2 枚配布される。枚数を確認し、過不足があれば申し出ること。問題ごとに 1 枚の答案用紙を用いて解答すること。解答を表面で書ききれない場合は裏面を使用しても構わない。その際は裏面にも解答した旨を表面に記入すること。
6. 答案用紙の指定された箇所に、科目名の「知能機械情報学（科目）」、修士・博士の別、受験番号、その答案用紙で解答する問題番号を記入すること。これらが記入漏れの場合は採点されないことがある。
7. 解答に関係のない記号や符号を記入した答案は無効となる。
8. 答案用紙は、解答ができなかった問題についても、科目名、修士・博士の別、受験番号、問題番号を記入し、2 枚全部を提出すること。
9. 下書きは問題冊子の草稿用のページを用いること。
10. この問題冊子にも受験番号を記入し提出すること。

受験番号	
------	--

上欄に受験番号を記入すること。

草稿用紙
(切り取らないこと)

草稿用紙
(切り取らないこと)

問題 1 (必答問題)

問 1. 図 1 に示す 7×7 のグレースケール画像に対して 3×3 のフィルタを畳み込み演算して画像処理する。(1) および(2) のフィルタの例をそれぞれ一つあげよ。また、画像の座標 (2, 2) および (4, 4) における処理後の値を答えよ。ただし、フィルタの 9 つの要素の絶対値の和を 1 とせよ。

- (1) 平滑化フィルタ
- (2) y 軸方向のエッジフィルタ

	0	1	2	3	4	5	6
0	0	2	4	9	8	8	9
1	0	1	5	9	7	8	9
2	0	2	6	7	8	7	8
3	1	3	4	8	7	9	9
4	0	1	6	5	6	4	5
5	0	3	2	3	2	1	3
6	0	0	0	1	0	0	0

図 1

問 2. 図 2 および図 3 における抵抗 R の機能をそれぞれ述べ、適切な抵抗値を導出せよ。ただし、図中のマイクロコントローラのデジタル入出力ピンの電圧は、HIGH のとき 5V , LOW のとき 0V とする。図 2 で、デジタル入力ピンにおける漏れ電流は無視できるとし、スイッチを押したときの抵抗での消費電力を 10mW 以下とせよ。図 3 で、デジタル出力ピンにおける吸い込み電流の最大値を 20mA とし、LED の特性は図 4 を参照せよ。

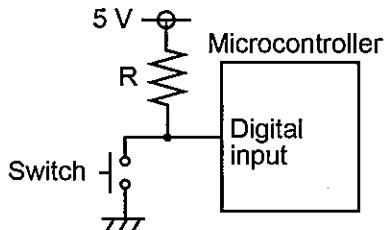


図 2

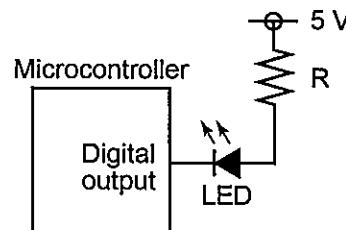


図 3

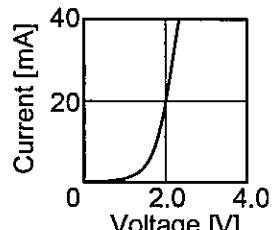


図 4

問 3. 図 5 に示す 2 リンク平面マニピュレータにおいて、リンクの長さを l_1, l_2 、関節角度を θ_1, θ_2 とし、先端の座標を $\mathbf{p} = [x_p \ y_p]^T$ とする。

- (1) リンクが角速度 $\dot{\theta}_1, \dot{\theta}_2$ で運動するとき、先端の速度 $\dot{\mathbf{p}} = [\dot{x}_p \ \dot{y}_p]^T$ を求めよ。
- (2) マニピュレータが常に静的平衡を保った状態で、図 6 に示すように各関節にトルク τ_1, τ_2 をかけたとき、先端で発生する力 $\mathbf{F} = [F_x \ F_y]^T$ を求めよ。

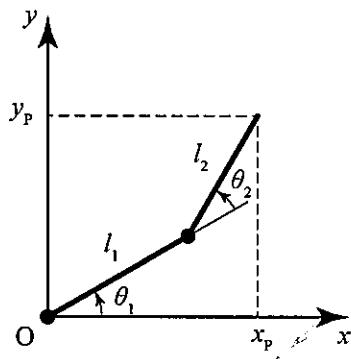


図 5

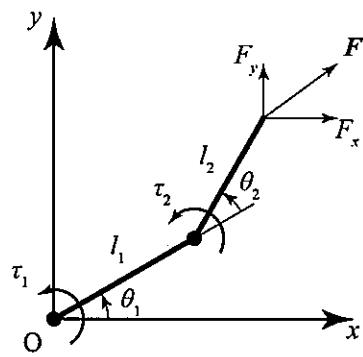


図 6

草稿用紙
(切り取らないこと)

問題 2 A (選択問題)

図 1 に示すような剛体とモータがねじりばねによって結ばれた系を考える。剛体およびモータには粘性力が作用する。剛体とモータの回転角を θ_1, θ_2 、回転軸まわりの慣性モーメントを J_1, J_2 、粘性減衰係数を c_1, c_2 、ねじりばね定数を k 、およびモータのトルクを τ とする。剛体とモータの運動方程式は、以下のように表される。

$$\begin{aligned} J_1 \ddot{\theta}_1 + c_1 \dot{\theta}_1 - k(\theta_2 - \theta_1) &= 0 \\ J_2 \ddot{\theta}_2 + c_2 \dot{\theta}_2 + k(\theta_2 - \theta_1) &= \tau \end{aligned}$$

$J_1 = 2, J_2 = 1, c_1 = 2, c_2 = 1, k = 2$ として、以下の間に答えよ。

問 1. 状態ベクトルを $x = [\theta_1 \ \theta_2 \ \dot{\theta}_1 \ \dot{\theta}_2]^T$ 、入力を $u = \tau$ とする。この系の状態方程式を $\dot{x} = Ax + bu$ としたときの A, b を求めよ。

問 2. この系の可制御性を調べよ。

問 3. 観測値を $y = \theta_1 - \theta_2$ とする。観測方程式を $y = Cx$ としたときの C を求めよ。また、この系が可観測でないことを示せ。

問 4. 可観測な系にするために観測値を $y = [\theta_1 \ \theta_2]^T$ とした。状態の推定値を z とするオブザーバ $\dot{z} = Az + bu + K(y - Cz)$ を設計する。オブザーバゲイン K を以下のようにしたとき、推定値 z が実際の状態 x に収束するための条件を $k_{11}, k_{12}, k_{21}, k_{22}$ を用いて示せ。

$$K = \begin{bmatrix} k_{11} & k_{12} \\ k_{21} & k_{22} \\ -1 & 1 \\ 2 & -2 \end{bmatrix}$$

問 5. 問 4 で求められる状態の推定値 z を用いて、入力を $u = Fz$ とする状態フィードバック系を設計する。 $e = x - z$ として、この系全体を以下のように記述する。

$$\begin{bmatrix} \dot{x} \\ \dot{e} \end{bmatrix} = \begin{bmatrix} P_{11} & P_{12} \\ P_{21} & P_{22} \end{bmatrix} \begin{bmatrix} x \\ e \end{bmatrix}$$

$P_{11}, P_{12}, P_{21}, P_{22}$ を A, b, C, K, F を用いて表せ。また、この系全体の極がオブザーバの極と状態フィードバックの極からなることを示せ。

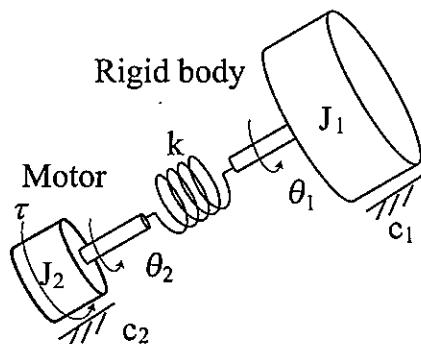


図 1

草稿用紙
(切り取らないこと)

問題 2 B (選択問題)

加算器に関して以下の間に答えよ。利用できる論理回路の基本素子は、2入力 AND 回路、2入力 OR 回路、NOT 回路のみとする。回路図には MIL 記法（図 1）を用いること。以下の問では各変数は1桁の2進数とし、変数 A, B に対する論理積、論理和、否定をそれぞれ $A \cdot B$, $A + B$, \bar{A} で表すとする。

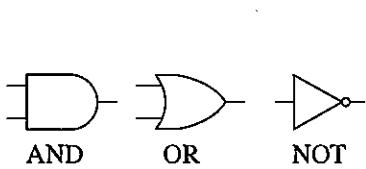


図 1

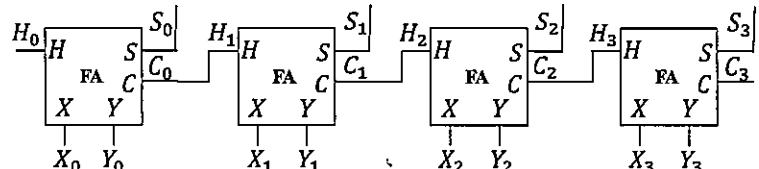


図 2

問 1. 1ビット全加算器を FA とよぶ。FA の入力として、 X, Y が演算対象、 H が下位桁からのキャリーである。FA の出力として、 S が加算結果、 C が上位桁へのキャリーである。FA の真理値表を示せ。

問 2. 各基本素子のゲート遅延を T_0 としたとき、FA の入出力伝搬遅延 T_F ができるだけ短くなるような FA の回路図を示し、 T_F を T_0 で表せ。

4ビット2進数 $X_3X_2X_1X_0$ と $Y_3Y_2Y_1Y_0$ の加算器の構成について考える。 j 桁目の演算 ($j = 0, \dots, 3$) に対応する FA の入力を H_j, X_j, Y_j 、出力を S_j, C_j とする。また、各桁の論理積と論理和をそれぞれ $G_j = X_j \cdot Y_j, P_j = X_j + Y_j$ と表す。

問 3. 図 2 のように 4 つの FA を直列に接続する 4 ビット加算器を加算器 I とする。加算器 I の入出力伝搬遅延 T_I を T_0 で表せ。

問 4. H_3 を G_0, G_1, G_2, P_1, P_2 を用いて表せ。必要ならば $C_j = G_j + H_j \cdot P_j$ を用いよ。

問 5. G_0, G_1, G_2, P_1, P_2 を入力、 H_1, H_2, H_3 を出力とする回路 M を実現することを考える。回路 M の入出力伝搬遅延 T_M が最小となるような回路図を示し、 T_M を T_0 で表せ。

問 6. 回路 M と 4 つの FA を用いた 4 ビット加算器を加算器 II とする。加算器 II の最小入出力伝搬遅延 T_{II} を T_0 で表せ。

問 7. 加算対象の桁数を増やす場合、加算器 I に対する加算器 II の長所と短所を述べよ。

草稿用紙
(切り取らないこと)

草稿用紙
(切り取らないこと)

草稿用紙
(切り取らないこと)